

Penggunaan Filter Daya Aktif Paralel untuk Kompensasi Harmonisa Akibat Beban Non Linier Menggunakan Metode *Cascaded Multilevel Inverter*

Renny Rakhmawati¹, Hendik Eko H. S.², Setyo Adi Purwanto³

¹Dosen Jurusan Teknik Elektro Industri

²Dosen Jurusan Teknik Elektro Industri

³Mahasiswa Jurusan Teknik Elektro Industri

Politeknik Elektronika Negeri Surabaya – Institut Teknologi Sepuluh November

Kampus ITS Sukolilo, Surabaya 60111

Email : setyoadi13@gmail.com

Abstrak

Permasalahan kualitas daya akibat penggunaan beban non linier adalah harmonisa. Untuk memperbaiki kualitas daya dan meminimalisir harmonisa akibat beban non linier dapat menggunakan filter. Penggunaan filter untuk mengurangi harmonisa sudah banyak direkomendasikan untuk mengatasi masalah tersebut. Pada paper ini dirancang salah satu konfigurasi filter harmonisa, yaitu filter daya aktif paralel dengan metode *Cascaded Multilevel Inverter*. Hasil rancangan filter ini untuk meredam harmonisa sehingga dapat memperbaiki kualitas daya akibat beban non linier. Nilai THD pada sistem yang menggunakan filter daya aktif paralel menunjukkan penurunan cukup signifikan dibandingkan dengan sistem tanpa penambahan filter. Nilai THD arus sumber sitem turun dari 66.47% menjadi 6.2%.

Kata Kunci : Harmonisa, Filter Daya Aktif Paralel, *Cascaded Multilevel Inverter*

1. PENDAHULUAN

Permasalahan utama dalam kualitas daya adalah munculnya harmonisa yang ditimbulkan oleh beban-beban non linier. Munculnya kandungan harmonisa tersebut dapat menyebabkan dampak negatif terhadap peralatan-peralatan yang terpasang pada sistem. Kondisi tersebut harus segera diatasi agar tidak menjadi masalah serius.

Saat ini, usaha perbaikan kualitas daya lebih banyak dikembangkan dengan implementasi filter daya aktif seiring dengan kemajuan dalam teknologi bahan semikonduktor. Filter daya aktif merupakan suatu teknologi yang mengadopsi topologi konverter MLP (Modulasi Lebar Pulsa) yang difungsikan sebagai sumber arus/tegangan terkendali. Dengan filter daya aktif ini komponen harmonisa pada sistem akan direduksi melalui injeksi komponen harmonisa dengan fasa berlawanan dan amplitudo sama.

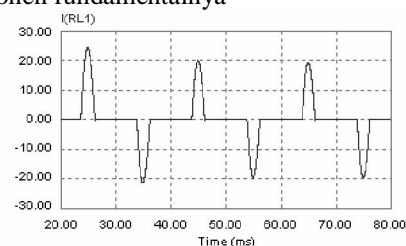
Ada banyak metode yang dikembangkan untuk merancang filter daya aktif paralel. Salah satu metode untuk merancang filter daya aktif paralel yaitu dengan metode PWM (*Pulse Width Modulation*). Metode ini membutuhkan frekuensi tinggi untuk pengaturan *switching* inverternya dan timbul *losses* akibat *switching*. Untuk mengatasi masalah tersebut digunakan metode *cascaded multilevel inverter*, karena metode ini tidak membutuhkan frekuensi tinggi untuk *switching*. Metode ini juga dapat menurunkan nilai THD (*Total Harmonic Distortion*) sistem sehingga memperbaiki kualitas daya sistem.

2. DASAR TEORI

2.1. Harmonisa

Harmonisa adalah deretan gelombang arus atau tegangan yang frekuensinya merupakan kelipatan bilangan bulat dari frekuensi dasar tegangan atau arus itu sendiri. Bilangan bulat pengali pada frekuensi harmonisa adalah orde (n) dari harmonisa tersebut. Sebagai contoh, frekuensi dasar dari sistem kelistrikan di Indonesia adalah 50 Hz maka harmonisa kedua adalah 2 x 50 Hz (100 Hz), ketiga adalah 3 x 50 Hz (150 Hz), dan seterusnya hingga harmonisa ke n yang memiliki frekuensi n x 50 Hz.

Cacat gelombang yang disebabkan oleh interaksi antara bentuk gelombang sinusoidal sistem dengan komponen gelombang lain lebih dikenal dengan harmonisa, yaitu komponen gelombang lain yang mempunyai frekuensi kelipatan integer dari komponen fundamentalnya



Gambar 1. Bentuk gelombang arus terdistorsi

Gambar gelombang arus diatas menjadi tidak sinusoidal lagi dikarenakan terjadi distorsi pada bentuk gelombang arus akibat pemakaian *full bridge rectifier*.

Besar total gangguan dari harmonisa pada suatu sistem tenaga listrik dinyatakan dengan Total Harmonic Distortion (THD), yang didefinisikan sebagai berikut:

$$I_{THD} = \sqrt{\sum_{n=2,3,4,\dots}^{\infty} \frac{I_n^2}{I_1^2}} \times 100\% \quad (1)$$

Keterangan :

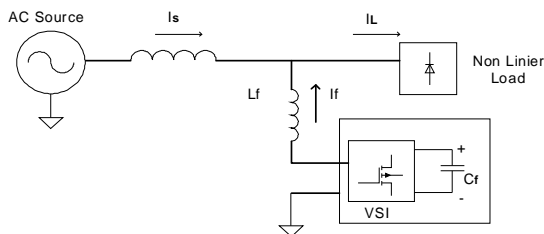
I_{THD} = Nilai THD arus(dalam persen)

I_1 = Arus Fundamental

I_n = Arus frekuensi ke-n

2.2. Filter Daya Aktif Paralel

Filter daya aktif paralel terdiri dari sumber tegangan atau arus terkontrol. VSI (Voltage Source Inverter) filter daya aktif paralel merupakan tipe yang paling banyak digunakan karena merupakan topologi yang terkenal dan memiliki prosedur instalasi yang tidak sulit. Gambar berikut ini menunjukkan prinsip konfigurasi dari filter daya aktif paralel dengan VSI, terdiri dari Kapasitor sebagai terminal DC (C_f), switch elektronika daya, dan inductor (L_f) sebagai komponen interfacing.



Gambar 2. Blok Diagram Filter Daya Aktif Paralel

Filter daya aktif paralel bertindak sebagai sumber arus, mengkompensasi arus harmonisa yang diakibatkan beban non linier. Prinsip dasar filter daya aktif paralel adalah menginjeksi arus kompensasi yang sama dengan arus terdistorsi atau arus harmonisa, sehingga arus yang asli terdistorsi dapat dieliminasi. Untuk menghasilkan arus kompensasi sebagai komponen yang akan diinjeksikan untuk mengeliminasi arus harmonisa, digunakan saklar VSI untuk menghasilkan atau membentuk gelombang arus kompensasi (I_f) yaitu dengan mengukur arus beban (I_L) dan mengurangnya dari referensi sinusoidal. Tujuan filter daya aktif paralel adalah untuk menghasilkan arus sumber sinusoidal menggunakan persamaan $I_s = I_L - I_f$. Jika arus beban non linier dapat ditulis sebagai penjumlahan dari komponen arus fundamental ($I_{L,f}$) dan arus harmonisa ($I_{L,h}$), seperti pada persamaan berikut ini

$$I_L = I_{L,f} + I_{L,h} \quad (2)$$

Maka arus kompensasi yang diinjeksikan oleh filter daya aktif paralel adalah

$$I_f = I_{L,h} \quad (3)$$

Sehingga arus sumber sama dengan

$$I_s = I_L - I_f \rightarrow (I_{L,f} + I_{L,h}) - I_{L,h} = I_{L,f} \quad (4)$$

2.3. Cascaded Multilevel Inverter

Untuk mengimplementasikan metode *cascaded multilevel inverter* dapat menggunakan inverter *full bridge* 1 fasa yang dihubungkan seri dengan sumber tegangan terpisah. Untuk n-level cascade H - Bridge, dimana n adalah jumlah level dari output *multilevel inverter*, sedangkan H adalah jumlah *inverter full bridge* yang dicascade.

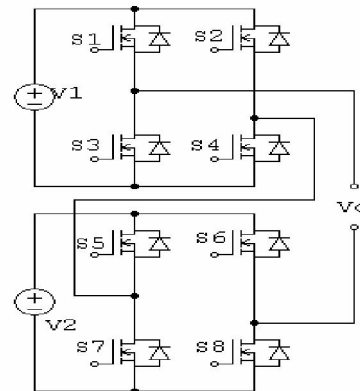
$$n = 2H + 1 \quad (5)$$

Keterangan :

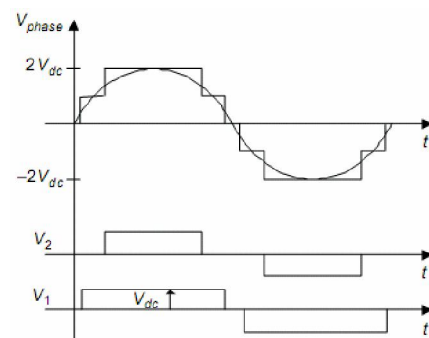
n = jumlah level *Cascaded Multilevel Inverter*

H = jumlah *inverter full bridge*

Cascaded multilevel inverter ini menggunakan sumber tegangan dc yang terpisah. Dalam paper ini digunakan 5-level *cascade multilevel inverter* dengan 2 H - bridge inverter. Rangkaian dan bentuk gelombang tegangan keluaran *cascade multilevel inverter* 5-level cascade 2-bridge.



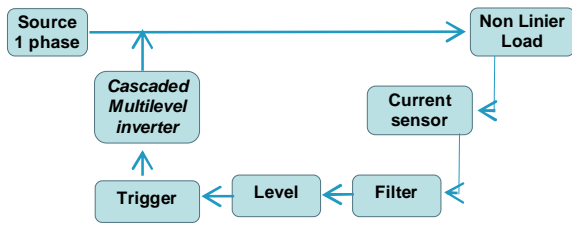
Gambar 3. Rangkaian *Cascade Multilevel Inverter* 5-level cascade 2-Bridge



Gambar 4. Gelombang output *Cascade Multilevel Inverter* 5-level cascade 2-Bridge

3. PERANCANGAN SISTEM

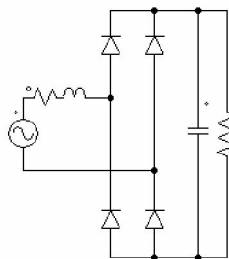
3.1. Blok Diagram



Gambar 5. Blok diagram sistem

Kerja dari metode *cascaded multilevel inverter* sebagai filter aktif adalah dengan membangkitkan gelombang harmonisa sistem. Gelombang harmonisa dari sistem menjadi referensi dari inverter ini. Dengan harapan rangkaian *cascaded multilevel inverter* dapat membangkitkan gelombang yang sama bentuk dan amplitudonya dengan gelombang harmonisa sistem. Keluaran dari inverter akan diinjeksikan ke sistem sebagai kompensasi harmonisa.

Beban non linier yang digunakan dalam system adalah penyearah satu fasa seperti gambar dibawah ini.



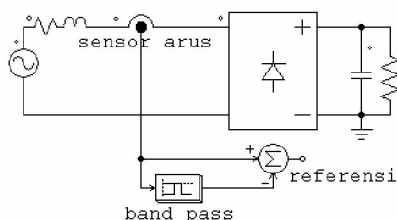
Gambar 6. Sistem penyearah satu fasa

3.2. Sensor Arus

Sensor arus ini berfungsi untuk mengetahui bagaimana bentuk gelombang arus sumber yang mengalir ke beban non linier.

3.3. Filter

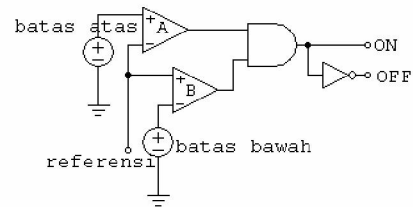
Untuk mendapatkan komponen harmonisa atau gelombang referensi, maka harus mengurangi arus beban sistem (arus terdistorsi) dengan komponen fundamental. Salah satu cara dengan memfilter arus beban sistem pada frekuensi band pass 50 Hz, kemudian arus beban dikurangi dengan komponen fundamental sehingga didapatkan komponen harmonisanya saja. Gelombang tersebut sebagai referensi untuk *Cascaded Multilevel Inverter*.



Gambar 7. Rangkaian filtering

3.4. Level

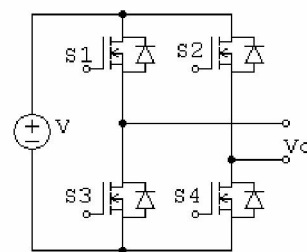
Agar menghasilkan keluaran yang sama dengan gelombang referensi, diperlukan cara untuk mendeteksi level gelombang referensi atau yang disebut dengan leveling. Gelombang yang menjadi referensi dinormalisasikan terlebih dahulu sehingga didapatkan amplitudo maksimal +10 dan minimal -10. Rangkaian leveling menggunakan Op-Amp dan gerbang logika AND.



Gambar 8. Rangkaian Op-Amp & gerbang AND

Pada gambar 8 terdapat 2 *Op-Amp* (A dan B) dan 1 gerbang AND. Untuk *Op-Amp* A input non inverting adalah amplitudo batas atas level, sedangkan gelombang referensi pada input negative. Sedangkan untuk *Op-Amp* B input non Inverting adalah gelombang Referensi dan input inverting adalah batas bawah level. Batas atas dan batas bawah yang dimaksud pada gambar 8 adalah batas amplitudo untuk tiap level. Sedangkan gerbang AND berfungsi untuk memastikan bahwa amplitudo berada diantara batas atas dan batas bawah. Sehingga apabila salah satu batas tidak terpenuhi, maka saklar pada level tersebut tidak bekerja atau dalam keadaan OFF. Tiap level memerlukan rangkaian seperti gambar 8, sehingga membutuhkan 5 rangkaian karena jumlah levelnya 5. Untuk rangkaian lengkapnya seperti pada gambar 10.

Sedangkan untuk pengaturan pensaklaran tiap level dapat dilihat pada table 2.



Gambar 9. Rangkaian Inverter Full Bridge

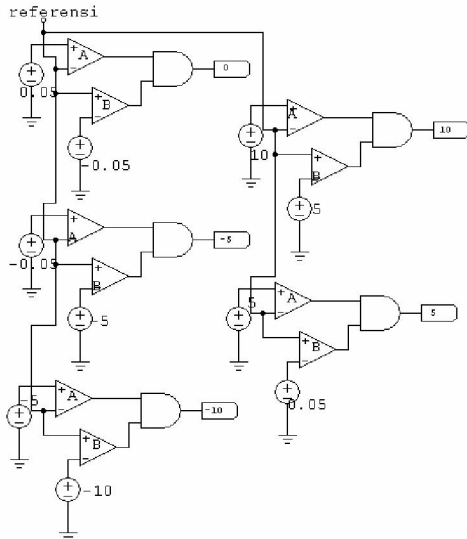
Tabel 1. *Full Bridge inverter switching*

Tegangan Output V_o	SAKLAR			
	S1	S2	S3	S4
+V	1	0	0	1
0	1	1	0	0
-V	0	1	1	0

Ket : 1 = ON, 0 = OFF

Tabel 2. Pengaturan Saklar Tiap Level

Amplitudo output (Vo)	Saklar							
	Inverter 1				Inverter 2			
	S1	S2	S3	S4	S5	S6	S7	S8
V1+V2	1	0	0	1	1	0	0	1
V1	1	0	0	1	1	1	0	0
0	1	1	0	0	1	1	0	0
(-V1)	0	1	1	0	0	0	1	1
(-V1)+(-V2)	0	1	1	0	0	1	1	0



Gambar 10. Rangkaian pendeteksi level

3.5. Trigger

Untuk jumlah komponen switching yang disimbolkan dengan huruf S dengan persamaan

$$S = 2(n - 1) \quad (6)$$

S = jumlah saklar

n = jumlah level

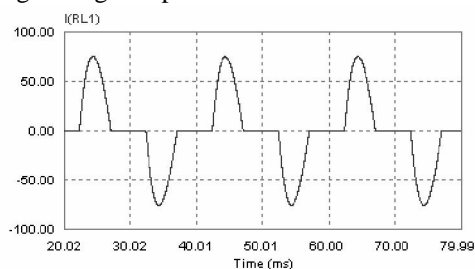
Jadi jumlah saklar untuk 5 level sebanyak 8 buah.

4. PENGUJIAN MELALUI SIMULASI

Sebagai implementasi pengujian filter daya aktif parallel metode *cascaded multilevel inverter*, berikut adalah simulasi rangkaian dengan parameter sebagai berikut.

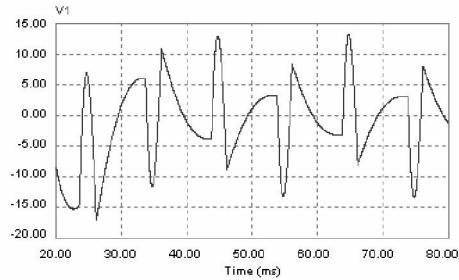
1. Tegangan sumber $V_s = 220 \text{ V}$, $f = 50 \text{ Hz}$
2. Impedansi sumber $L = 0.1 \text{ mH}$, $R = 1 \text{ Ohm}$
3. Impedansi saluran $L = 0.1 \text{ mH}$, $R = 1 \text{ Ohm}$
4. Beban non linier *full bridge rectifier* satu fasa dengan beban $R = 10 \text{ Ohm}$ dan $C = 2200 \text{ uF}$

Pada gambar 11 menunjukkan bentuk gelombang arus input sistem yang terdistorsi mengandung komponen harmonisa.

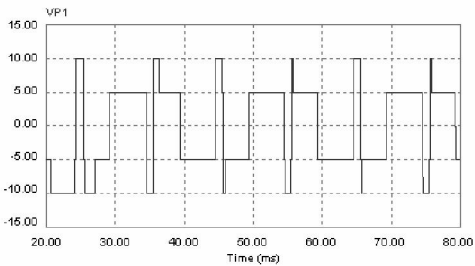


Gambar 11. Bentuk gelombang arus input

Pada gambar 12 dan gambar 13 menunjukkan gelombang referensi dan gelombang keluaran *cascaded multilevel inverter*. Bentuk dan amplitudonya hamper sama.



Gambar 12. Bentuk gelombang referensi (komponen harmonisa)

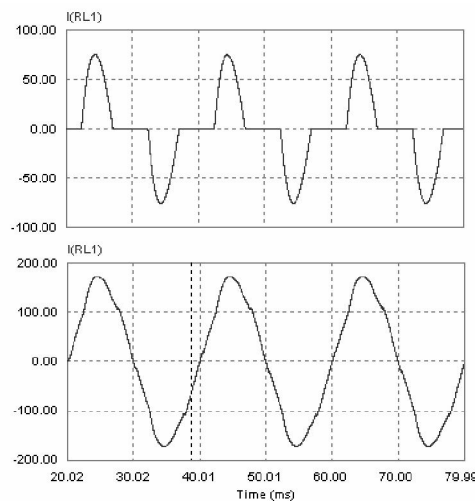


Gambar 13. Gelombang keluaran filter daya aktif parallel

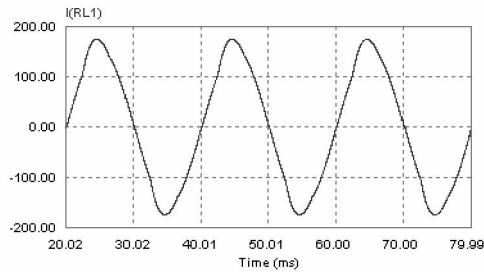
Perbandingan THD arus system tanpa filter, dengan filter metode PWM dan filter metode *cascaded multilevel inverter*

Tabel 3. Pebandingan THD arus

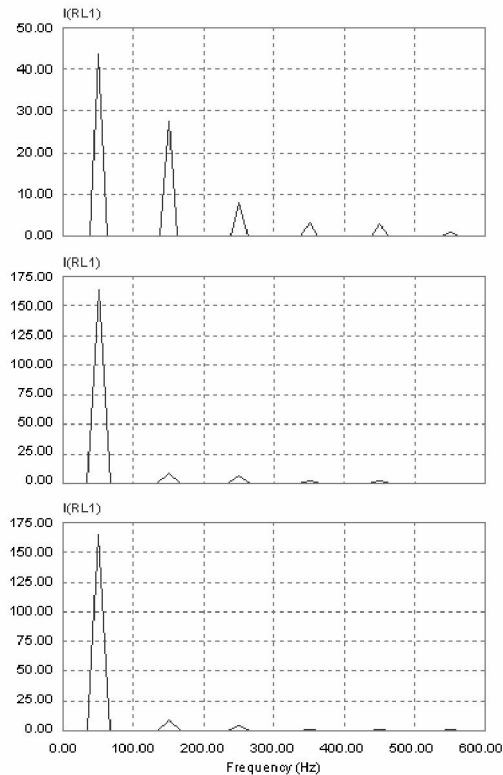
Harmonisa ke-n	Tanpa filter	filter PWM	filter cascaded multilevel inverter
	magnitude	magnitude	magnitude
1	43.67	163.3	165.2
3	27.5	8.8	9.3
5	8.11	6.6	4.2
7	3.31	1.8	0.7
9	2.98	1.9	1.1
11	0.87	0.55	0.9
THD(%)	66.47%	6.93%	6.2%



Gambar 14. Gelombang arus tanpa dan dengan filter PWM



Gambar 15. Gelombang arus dengan filter *cascaded multilevel inverter*



Gambar 16. Spektrum arus tanpa filter, dengan filter PWM dan dengan filter *cascaded multilevel inverter*

Dari data hasil pengujian bahwa pemasangan filter daya aktif parallel metode *cascaded multilevel inverter* dapat memperbaiki nilai THD sistem dari 66.47% menjadi 6.2%.

5. KESIMPULAN

Dari hasil percobaan dapat ditarik kesimpulan sebagai berikut :

- Tanpa menggunakan filter daya aktif parallel metode *cascaded multilevel inverter* arus sumber tidak sinus lagi karena nilai THD sistem yang besar mencapai 66.47%.
- Filter daya aktif parallel metode PWM dapat memperbaiki nilai THD arus sumber sitem dari 66.47% menjadi 6.93%.
- Filter daya aktif parallel metode *cascaded multilevel inverter* dapat memperbaiki nilai THD arus sumber sitem dari 66.47% menjadi 6.2%.

6. DAFTAR PUSTAKA

- [1] Rudnick, H., J. Dixon, dan L. Morán, "Delivering Clean and Pure Power (Active power filters as a solution to power quality problems in distribution networks)". *IEEE power & energy magazine*, September-Oktober 2003
- [2] Rashid, Muhammad H, 2001. "Power Electronics Handbook". Canada. ACADEMIC PRESS
- [3] Salam, Zaenal., T.P. Cheng, dan A. Jusoh, "Harmonic Mitigation Using Active Power Filter". *A Technological Review. Electrica*, 2006. 8(2): p.10.
- [4] Yahya Chusna Arif, MT [1], Suryono, MT [2], Renny R, ST, MT [3], Novi Ayyub, W [4], *Diktat KUALITAS DAYA*, Politeknik Elektronika Negeri Surabaya.
- [5] Yi Pei, Lim dan Naziha Ahmad Azli, "Comparison Of Inverters' Performance As Active Power Filters With Unified Constant Frequency Integration Control". *Jurnal Teknologi, Universiti Teknologi Malaysia*, 46(D) Juni 2007: 121-134